

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-124392

(43)Date of publication of application : 28.04.2000

(51)Int.Cl.

H01L 25/065

H01L 25/07

H01L 25/18

(21)Application number : 10-295551

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 16.10.1998

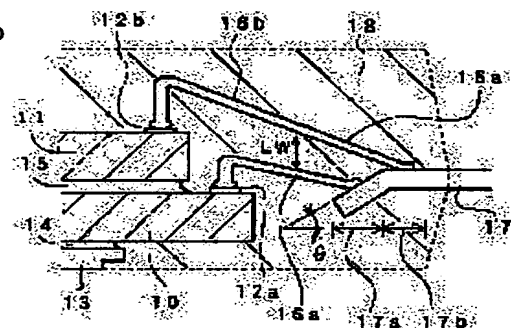
(72)Inventor : TSUBONoya MAKOTO

## (54) SEMICONDUCTOR DEVICE

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide a multichip-type semiconductor device which prevents a contact accident between wires by a method wherein a height difference is formed in the tip part of a lead terminal.

SOLUTION: A first semiconductor chip 10 is fixed and bonded onto an island 13. A second semiconductor chip 11 is fixed and bonded onto the first semiconductor chip 10. The first semiconductor chip 10 and a lead terminal 17 are connected by a first bonding wire 16a. The second semiconductor chip 11 and the lead terminal 17 are connected by a second bonding wire 16b. A first area 17a and a second area 17b are provided at the tip part of the lead terminal 17. When the lead terminal 17 is bent, the height position of the first area 17a is formed so as to be situated to be lower than the second area 17b. The first bonding wire 16a is second-bonded to the surface of the first area 17a, and the second bonding wire 16b is second-bonded to the surface of the second area 17b.



## LEGAL STATUS

[Date of request for examination] 20.05.2004

[Date of sending the examiner's decision of rejection] 14.12.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 2005-00851

[Date of requesting appeal against examiner's decision of rejection] 13.01.2005

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-124392  
(P2000-124392A)

(43) 公開日 平成12年4月28日 (2000.4.28)

(51) Int.Cl.<sup>7</sup>  
H 0 1 L 25/065  
25/07  
25/18

識別記号

F I  
H 0 1 L 25/08

テーマコード<sup>\*</sup> (参考)

B

審査請求 未請求 請求項の数3 O L (全 5 頁)

(21) 出願番号 特願平10-295551  
(22) 出願日 平成10年10月16日 (1998. 10. 16)

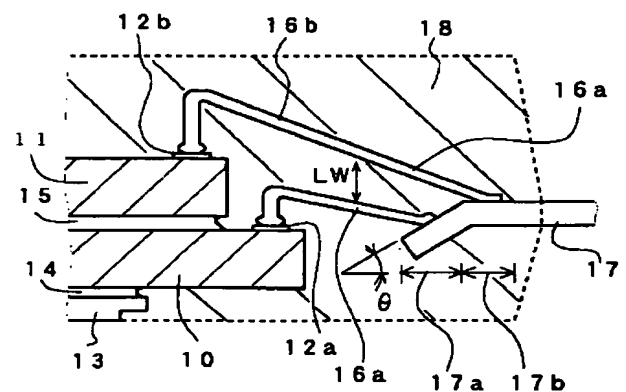
(71) 出願人 000001889  
三洋電機株式会社  
大阪府守口市京阪本通2丁目5番5号  
(72) 発明者 坪野谷 誠  
大阪府守口市京阪本通2丁目5番5号 三  
洋電機株式会社内  
(74) 代理人 100076794  
弁理士 安富 耕二 (外1名)

(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】 リード端子17先端部に高さの差を付けることにより、ワイヤ間の接触事故を防止した、マルチチップ型の半導体装置を提供する。

【解決手段】 アイランド13上に第1の半導体チップ10を固着し、第1の半導体チップ10の上に第2の半導体チップ11を固着する。第1の半導体チップ10とリード端子17とを第1のボンディングワイヤ16aで、第2の半導体チップ11とリード端子17とを第2のボンディングワイヤ16bで接続する。リード端子17先端部には第1のエリア17aと第2のエリア17bを具備し、リードを曲げることによって、第1のエリア17aの高さ位置が第2のエリア17bよりも下に位置するように形成する。第1のボンディングワイヤ16aが第1のエリア17a表面にセカンドボンドされ、第2のボンディングワイヤ16bが第2のエリア17b表面にセカンドボンドされる。



10 第1の半導体チップ  
11 第2の半導体チップ  
12a 第1のボンディングパッド  
12b 第2のボンディングパッド  
13 アイランド  
16a 第1のボンディングワイヤ  
16b 第2のボンディングワイヤ  
17 リード端子  
18 配線

(2)

1

## 【特許請求の範囲】

【請求項1】 第1と第2の半導体チップと、  
前記第1の半導体チップの表面に形成した第1の電極パッド、及び前記第2の半導体チップの表面に形成した第2の電極パッドと、  
外部接続用のリード端子と、  
前記外部接続リードの、セカンドボンディング用の第1と第2のエリアと、  
前記第1の電極パッドと前記第1のエリアとを接続する第1のワイヤと、  
前記第2の電極パッドと前記第2のエリアとを接続する第2のワイヤとを具備し、  
前記第1と第2の半導体チップを重畳して1つのパッケージに封止した半導体装置において、  
前記第1のエリアの高さを、前記第2のエリアに対して低く形成したことを特徴とする半導体装置。

【請求項2】 前記リード端子の先端部分が下方に折り曲げられることで前記高さを差を設けたことを特徴とする請求項1記載の半導体装置。

【請求項3】 前記リード端子の先端部分が少なくとも2回折り曲げられていることを特徴とする請求項1記載の半導体装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、複数の半導体チップを重ね合わせてモールドしつつ、近似した大きさを持つ半導体チップの組み合わせでも小型化できる半導体装置に関する。

## 【0002】

【従来の技術】各種電子機器に対する小型、軽量化の波はとどまるところを知らず、これらに組み込まれる半導体装置にも、一層の大容量、高機能、高集積化が望まれることになる。

【0003】そこで、以前から発想としては存在していた（例えば、特開昭55-1111517号）、1つのパッケージ内に複数の半導体チップを封止する技術が注目され、実現化する動きが出てきた。つまり図5（A）に示すように、支持素材としてリードフレームを用い、リードフレームのアイランド1に第1の半導体チップ2をダイボンドし、第1の半導体チップ2の上に第2の半導体チップ3を固着し、対応する電極パッドとリード端子4とを第1と第2のワイヤ5a、5bで各々接続し、樹脂6で封止したものである。

## 【0004】

【発明が解決しようとする課題】しかしながら、第1と第2の5a、5bの両方をリード端子4の表面にボンディングすると、図5（B）に示したように両者のワイヤ間隔LWが狭くなりがちであるという欠点があった。ワイヤ間隔LWが狭いと、図5（C）に示したように、第1と第2のワイヤ5a、5bを交差したときに交差部7

2

において短絡事故が発生し易く、組立歩留まりの低下を招くことになる。このため、電極パッド8とリード端子4の配列に制約が多く、設計の自由度が小さいという欠点があった。

## 【0005】

【課題を解決するための手段】本発明は上述した従来の課題に鑑み成されたもので、第1と第2の半導体チップと、前記第1の半導体チップの表面に形成した第1の電極パッド、及び前記第2の半導体チップの表面に形成した第2の電極パッドと、外部接続用のリード端子と、前記外部接続リードの、セカンドボンディング用の第1と第2のエリアと、前記第1の電極パッドと前記第1のエリアとを接続する第1のワイヤと、前記第2の電極パッドと前記第2のエリアとを接続する第2のワイヤとを具備し、前記第1と第2の半導体チップを重畳して1つのパッケージに封止した半導体装置において、前記第1のエリアの高さを、前記第2のエリアに対して低く形成したことを特徴とするものである。

## 【0006】

【発明の実施の形態】以下に本発明の第1の実施の形態を詳細に説明する。

【0007】先ず、図1は本発明の半導体装置の主要部を示す断面図、図2（A）は全体を示す断面図、同じく図2（B）は全体を示す平面図である。

【0008】これらの図において、10、11は各々第1と第2の半導体チップを示している。第1と第2の半導体チップ10、11のシリコン表面には、前工程において各種の拡散熱処理などによって多数の能動、受動回路素子が形成されている。第1と第2の半導体チップ10、11のチップ周辺部分には外部接続用の第1と第2の電極パッド12a、12bがアルミ電極によって形成されている。各電極パッド12a、12bの上にはパッシベーション皮膜が形成され、電極パッド12a、12bの上部が電気接続のために開口されている。パッシベーション被膜はシリコン窒化膜、シリコン酸化膜、ポリイミド系絶縁膜などである。図2（B）の例では、各電極パッド12a、12bは半導体チップ10、11の対向する2辺に沿って集約して配置されている。

【0009】第1の半導体チップ10がリードフレームのアイランド13上に接着剤14によりダイボンドされる。第2の半導体チップ11が第1の半導体チップ10の前記パッシベーション皮膜上に接着剤15により固着されている。接着剤14は導電性または絶縁性、接着剤15は絶縁性のエポキシ系接着剤である。

【0010】第1の電極パッド12aには、金線からなる第1のボンディングワイヤ16aの一端が接続されており、第1のボンディングワイヤ16aの他端は外部導出用のリード端子17にワイヤボンドされている。また、第2の電極パッド12bの表面には、第2のボンディングワイヤ16bの一端がワイヤボンドされており、

(3)

3

第2のボンディングワイヤ16bの他端は外部導出用のリード端子17にワイヤボンドされている。

【0011】第1と第2の半導体チップ10、11、リード端子17の一部、および第1と第2のボンディングワイヤ16a、16bを含む主要部は、周囲をエポキシ系の熱硬化樹脂18でモールドされて半導体装置のパッケージを形成する。リード端子17はパッケージの側壁から外部に導出されて外部接続端子となる。導出されたリード端子17はZ字型に曲げ加工されている。アイランド13の裏面側は樹脂18の表面に露出しており、樹脂18表面と同一平面を形成している。

【0012】第1と第2の半導体チップ10、11の組み合わせは任意である。例えば、第1と第2の半導体チップ10、11としてEEPROM（フラッシュメモリ）等の半導体記憶装置を用いた場合（第1の組み合わせ例）は、1つのパッケージで記憶容量を2倍、3倍・・にすることができる。また、第1の半導体チップ10にEEPROM（フラッシュメモリ）等の半導体記憶装置を、第2の半導体チップ11にはSRAM等の半導体記憶装置を形成するような場合（第2の組み合わせ例）ことも考えられる。どちらの組み合わせの場合でも、各チップにはデータの入出力を行うI/O端子と、データのアドレスを指定するアドレス端子、及びデータの入出力を許可するチップイネーブル端子とを具備しており、両チップのピン配列が酷似している。そのため、第1と第2の半導体チップ10、11のI/O端子やアドレス端子用のリード端子17を共用することが可能であり、各チップに排他的なチップイネーブル信号を印加することにより、どちらか一方の半導体チップのメモリセルを排他的に選択することが可能である。

【0013】リード端子17は、その表面が第1の半導体チップ10の表面と第2の半導体チップ11の表面との間の高さに位置している。リード端子17の先端部分は折り曲げ角度 $\theta$ で折り曲げられており、先端部で約150 $\mu$ m程度下方曲げられている。折り曲げた部分から先端までを第1のエリア17aとし、折り曲げた部分から樹脂18内部の端までを第2のエリア17bとする。この曲げ加工は、リードフレームの加工成型時に行うと簡便である。

【0014】そして、第1のボンディングワイヤ16aは第1のエリア17a中程の表面にセカンドボンドされており、第2のボンディングワイヤ16bは第2のエリア17b表面にセカンドボンドされている。これによって、第2のボンディングワイヤ16bのセカンドボンド点に対して第1のボンディングワイヤ16aのセカンドボンド点の高さを、約100 $\mu$ m程度下方に位置させることができる。従って、第1と第2のボンディングワイヤ16a、16b間のワイヤ間隔LWを拡大することが

4

できる。

【0015】図3は、本発明の第2の実施の形態を示す断面図である。先の実施の形態に対して、リード端子17先端部への折り曲げ加工を2回施し、第1のエリア17aの水平度を確保した例である。同一箇所には同じ符号を伏して説明を省略する。リード端子17先端部には、第2のエリア17bから急角度で曲げられた箇所と、急角度で曲げられた箇所から再度折り曲げられて、第1のエリア17aが延在する。2回折り曲げたことで第1のエリア17a表面の角度 $\theta$ を、先の実施例よりは緩和することができる。これは、第1のボンディングワイヤ16aのセカンドボンド時におけるボンダビリティを改善する。

【0016】図4に、このような折り曲げ部分を有するリード端子17に対してセカンドボンドを行うときの状態を示した。図4（A）（B）が第1の実施の形態に、図4（C）（D）が第2の実施の形態に各々対応する。

【0017】ワイヤボンド時において、作業エリアにはボンディングエリアを加熱するためのヒートコマ20が準備されており、そのヒートコマ20の表面にリード端子17表面の曲げ加工に準じた凹凸を形成しておく。図4（A）（C）を参照して、リード端子17をヒートコマ20の表面に当接し、ウィンドウクランプ21によって第1と第2のエリア17a、17bのリード裏面がヒートコマ21表面に密着するようにリード端子17を押圧する。この状態でヒートコマ20により加熱しながら、第1と第2のボンディングワイヤ16a、16bのワイヤボンドを行う。そして、ウィンドウクランプ21を解放してワイヤボンディングを終了する。このとき、リード端子17は押圧から解放されることによって元の形状に戻る。

【0018】

【発明の効果】以上に説明した通り、本発明によれば、リード端子17先端部に第1のエリアと第2のエリアを設け、第1のエリアの高さを下方に下げた構成としたので、第1と第2のボンディングワイヤ16a、16bのワイヤ間隔LWを拡大することができる。これによって、ワイヤを交差は位置したときの、電氣的短絡事故を防止できる利点を有する。

【図面の簡単な説明】

【図1】本発明を説明するための断面図である。

【図2】本発明を説明するための（A）断面図、（B）平面図である。

【図3】本発明の、第2の実施の形態を示す断面図である。

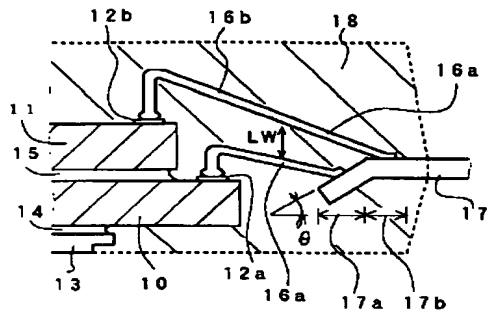
【図4】本発明を説明するための断面図である。

【図5】従来例を説明するための図面である。

# BEST AVAILABLE COPY

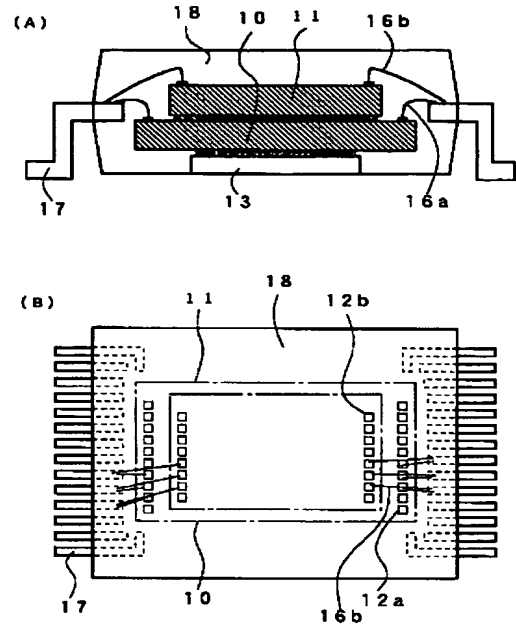
(4)

【図1】

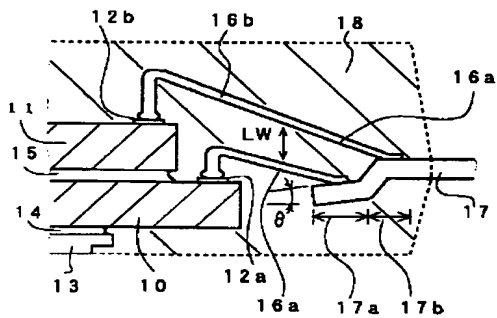


- 10 第1の半導体チップ
- 11 第2の半導体チップ
- 12a 第1のボンディングパッド
- 12b 第2のボンディングパッド
- 13 アイランド
- 16a 第1のボンディングワイヤ
- 16b 第2のボンディングワイヤ
- 17 リード端子
- 18 側面

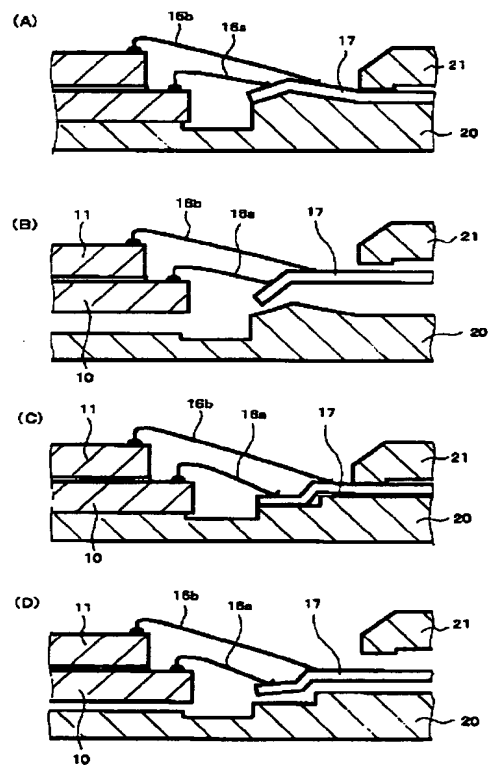
【図2】



【図3】



【図4】



# BEST AVAILABLE COPY

(5)

【図 5】

